

	ENSENYAMENT DE E. T. INFORMÀTICA DE SISTEMES		
	ASSIGNATURA: ESTRUCTURA I ARQUITECTURA DE COMPUTADORS (EAC)		
	PROFESSOR/A RESPONSABLE: Francesc Giné		
	CURS: 2on.	CRÈDITS: 13.5	TIPUS: OBLIGATÒRIA

1. OBJECTIUS

L'objectiu central de la primera part de l'assignatura és en primer lloc completar els coneixements adquirits en l'assignatura d'Estructura i Tecnologia de Computadors, estudiant en profunditat cadascun dels blocs funcionals que formen un sistema monoprocessador. En segon lloc s'estudien tècniques avançades de disseny pels distints blocs funcionals, que s'inclouen en els computadors actuals. S'introdueix l'estudi del rendiment associat a cadascuna de les solucions de disseny proposades.

2. ESTRUCTURA

Els crèdits de l'assignatura es distribueixen de forma desigual en els dos semestres del curs segons s'indica a continuació:

- 1er semestre: 3 crèdits de teoria + 1.5 crèdits de problemes + 1.5 crèdits de pràctiques.
- 2on semestre: 4.5 crèdits de teoria + 1.5 crèdits de problemes + 1.5 crèdits de pràctiques

3. PROGRAMA

1. Introducció a l'estructura de computadors

- 1.1. Organització d'un computador.
- 1.2. Interconnexió dels blocs funcionals
- 1.3. Principis bàsics de funcionament

2. La Unitat d'Entrada/Sortida

- 2.1. Visió global del subsistema d'entrada/sortida
- 2.2. E/S controlada per programa
- 2.3. E/S controlada per interrupcions
- 2.4. Accés Directe a Memòria
- 2.5. Processadors d'E/S

2.6. L'interface Extern

2.6.1. Interface SCSI

2.6.2. Interface USB

2.6.3. Interface FireWire

3. Comunicacions i bussos

3.1. Elements del sistema a interconnectar.

3.2. Interconnexió mitjançant un bus.

3.3. Funcions d'un bus.

3.4. Estructura d'un bus.

3.5. Jerarquia de bussos

3.6. Elements de disseny d'un bus

3.6.1. Tipus d'un bus.

3.6.2. Arbitratge.

3.6.3. Temporització: síncrona, asíncrona, semisíncrona i de cicle partit

3.7. Modes d'operació

3.7.1. Ordre i alineament de dades

3.7.2. Interface amb el processador

3.7.3. Altres modes d'operació del bus

3.8. Alguns bussos comercials

3.8.1. Bus PCI

3.8.2. Bus VME

4. Unitat de Control.

4.1. Introducció i funcions.

4.2. Unitat de Control Cablejada.

4.3. Unitat de Control Microprogramada.

5. Jerarquia de memòria

5.1. Estructura jeràrquica de la memòria

5.2. Memòria cache

5.3. Memòria principal

5.4. Memòria virtual.

6. Processament segmentat

6.1. Execució d'instruccions en pipeline

6.2. Riscos de l'execució pipeline

6.2.1. Estructurals

6.2.2. Dependència de dades

6.2.3. Control

6.3. Planificació estàtica

6.4. Planificació dinàmica

6.5. Processament superescalar i VLIW

7. Processament aritmètic

7.1. Aritmètica en punt fix

7.1.1. Multiplicació de nombres positius

7.1.2. Multiplicació de nombres amb signe

7.1.3. Multiplicació ràpida

7.1.4. Algorisme bàsic de divisió

7.1.5. Divisió ràpida

7.2. Aritmètica en punt flotant

7.2.1. Representació normalitzada de nombres en punt flotant

7.2.2. Anàlisi d'errors

7.2.3. Operacions de suma i resta

7.2.4. Operacions de multiplicació i divisió

7.2.5. Bits de guarda i truncament

8. Arquitectures avançades

8.1. Evolució històrica

8.2. Processament sèrie/paral·lel

8.3. Classificació de Flynn

8.4. Paral·lisme en sistemes monoprocessador

8.5. Arquitectures de paral·lisme de dades

8.6. Arquitectures de paral·lisme de processos

4. MATERIALS DE L'ASSIGNATURA I PROGRAMARI

Classes de teoria i problemes. Es desenvoluparan a l'aula. Per a les classes de problemes s'utilitzaran la col·lecció de problemes proposada a la bibliografia més els enunciats addicionals facilitats pels professors.

Classes de laboratori. Els crèdits pràctics es realitzaran amb el ensamblador del i8086.

5. BIBLIOGRAFIA

- Stallings W. *Organización y arquitectura de computadores*. Prentice-Hall.
- Hammacher C., Vranesic Z., Zaky S. *Organización de computadores* (5ª edición). McGraw-Hill.
- OMONDI A. R. *Computer Arithmetic Systems. Algorithms, Architecture and Implementations*. Prentice-Hall.
- Ercegovac M.D., Lang T. *Digital Systems and Hardware/Firmware Algorithms*. John Wiley and Sons.
- Giné F., Roig C. *Col·lecció de problemes d'estructura de computadors*. Quaderns EUP-Num. 11. Paper Kite.
- Alexandridis N. *Design of Microprocessor-based Systems*. Prentice-Hall.

- Hennesy J. L., Patterson D. A. *Arquitectura de computadores. Un enfoque cuantitativo*. McGraw-Hill.
- Hwang K. *Advanced Computer Architecture. Parallelism Scalability Programmability*. McGraw-Hill.
- Sima D. Fountain T., Kacsuk P. *Advanced Computer Architectures. A design space approach*. Addison Wesley.
- Rodriguez Roselló M. A. 8088 8086/8087 Programación ensamblador en entorno MS-DOS. Anaya Multimedia.

6. AVALUACIÓ

L'assignatura està estructurada en dos semestres: 1r. Sem i 2n. Sem. Les pràctiques de l'assignatura es duran a terme durant tot el curs i la seva realització és obligatòria.

L'assignatura compta amb dues convocatòries: juny i setembre.

La nota final de l'assignatura s'obté ponderant la nota del primer, segon semestre i pràctiques:

$$\text{NOTA} = 40\% \text{ Nota1rSem} + 40\% \text{ Nota2nSem} + 20\% \text{ Practiques}$$

Per tenir l'assignatura aprovada cal que es compleixin els dos requisits següents:

- $\text{NOTA} \geq 5$ punts
- Cal tenir avaluades les pràctiques de l'assignatura. En cas contrari, la nota final de l'assignatura es comptarà com un NO PRESENTAT, és a dir igual a zero.

Per realitzar l'avaluació, a més a més de les pràctiques, es faran les proves escrites següents:

- **Parcial de novembre** amb un pes del 30% en la nota del primer semestre al febrer.
- **Examen de febrer** permet obtenir la nota del primer semestre en el mes de febrer

$$\text{Nota1rSem} = 30\% \text{ Parcial Novembre} + 70\% \text{ Examen Febrer}$$

- **Parcial d'abril** amb un pes del 30% en la nota del segon semestre al juny
- **Examen de juny:** Constarà de dues parts:

1. Es realitzarà un examen final del segon semestre obligatori per a tots els alumnes. Permetrà calcular la nota final del segon semestre al juny amb la ponderació següent:

$$\text{Nota2nSem} = 30\% \text{ Parcial Abril} + 70\% \text{ Examen 2nSem Juny}$$

2. Es farà un examen final del primer. L'alumne que es presenti a aquest examen obtindrà una nota del primer semestre igual a la nota obtinguda en aquesta prova, és a dir, no es prometja amb el parcial

de novembre i es considerarà aquesta nota malgrat fos inferior a l'obtinguda en el mes de febrer. Per aquests alumnes

$\text{Nota1rSem} = 100\% \text{ Examen final 1rSem Juny}$

- **Examen de setembre:** Constarà de dues parts :

1. Es farà un examen final del primer semestre. L'alumne que es presenti a aquest examen obtindrà una nota de semestre igual a la nota obtinguda en la prova, és a dir:

$\text{Nota1rSem} = 100\% \text{ Examen final 1rSem Setembre}$

2. Es farà un examen final del segon semestre. L'alumne que es presenti a aquest examen final obtindrà una nota de semestre igual a:

$\text{Nota2nSem} = 100\% \text{ Examen 2nSem Setembre}$